



IPC-6012D-DE

Qualifikation und Leistungsspezifikation für starre Leiterplatten

If a conflict occurs between the English and translated versions of this document, the English version will take precedence.

Im Falle eines Konfliktes zwischen der englischsprachigen und einer übersetzten Version dieses Dokumentes hat die englischsprachige Version den Vorrang.

Entwickelt durch die Rigid Printed Board Performance Specifications Task Group (D33a) des Rigid Printed Board Committee (D-30) des IPC

Übersetzt durch:

FED e.V. Berlin
Tech.TransLat Roman Meier, Dipl.-Ing.
Roman Meier, www.techtranslat.de

Supersedes:

IPC-6012C - April 2010
IPC-6012B mit
Ergänzung 1 - Juli 2004
IPC-6012B - August 2004
IPC-6012A mit
Ergänzung 1 - Juli 2000
IPC-6012A - Oktober 1999
IPC-6012 - Juli 1996
IPC-RB-276 - März 1992

Die Anwender dieser Richtlinie sind aufgefordert, an der Entwicklung künftiger Versionen mitzuarbeiten.

Kontakt:

IPC
3000 Lakeside Drive, Suite 105N
Bannockburn, Illinois
60015-1249
Tel 847 615.7100
Fax 847 615.7105

Inhaltsverzeichnis

1 ANWENDUNGSBEREICH	1	3.2.6	Abscheidung von Basismetall und leitfähigen Beschichtungen	8
1.1 Erläuterung zum Anwendungsbereich	1	3.2.7	Metallische und nicht-metallische Abscheidungen von Endoberflächen und Beschichtungen	9
1.2 Zweck	1	3.2.8	Polymer Beschichtung (Lötstopmmaske)	12
1.2.1 Ergänzende Dokumentation	1	3.2.9	Umschmelzflüssigkeiten und Flussmittel	13
1.3 Leistungsklassifikation und Typ	1	3.2.10	Bezeichnungsdruckfarben	13
1.3.1 Klassifikation	1	3.2.11	Isoliermaterial zur Lochverfüllung	13
1.3.2 Leiterplattentyp	1	3.2.12	Wärmeableitungsebenen, Außenlage	13
1.3.3 Auswahl für die Beschaffung	1	3.2.13	Schutz von Verbindungslöchern	13
1.3.4 Material, Metallisierungsprozess und Endoberfläche	3	3.2.14	Eingebettete passive Materialien	13
1.4 Fachbegriffe und Definitionen	4	3.3	Sichtkontrolle	13
1.4.1 Hochdichte Verbindungen (HDI)	4	3.3.1	Kanten	13
1.4.2 Microvia	4	3.3.2	Laminatfehlstellen	14
1.5 Interpretation	4	3.3.3	Metallisierungs- und Beschichtungsfehlstellen im Loch	15
1.6 Maßangaben	5	3.3.4	Abgehobene Anschlussflächen	15
1.7 Revisionsänderungen	5	3.3.5	Kennzeichnung	15
2 ANWENDBARE DOKUMENTE	5	3.3.6	Lötbarkeit	16
2.1 IPC	5	3.3.7	Metallisierungs-Haftfestigkeit	16
2.2 Gemeinsame Industriestandards (Joint Industry Standards)	7	3.3.8	Direktsteckerkontakt, Übergang Vergoldung zur Lötbeschichtung	16
2.3 (Amerikanische) Bundes-Normen (Federal)	7	3.3.9	Verarbeitungsgüte	16
2.4 Sonstige Veröffentlichungen	7	3.4	Anforderungen an Leiterplattenmaße	16
2.4.1 Amerikanische Gesellschaft für Tests und Materialien (American Society for Testing and Materials)	7	3.4.1	Lochgröße, Lochbildgenauigkeit und Leiterbildgenauigkeit	17
2.4.2 Underwriters Lab	7	3.4.2	Restring und Ausbruch (Außenlagen)	17
2.4.3 National Electrical Manufacturers Association ...	7	3.4.3	Wölbung und Verwindung	19
2.4.4 American Society for Quality	7	3.5	Leiterdefinition	20
2.4.5 AMS	7	3.5.1	Leiterbreite und -dicke	20
2.4.6 Amerikanische Gesellschaft der Maschinenbauingenieure (American Society of Mechanical Engineers)	7	3.5.2	Leiterabstand	20
3 ANFORDERUNGEN	8	3.5.3	Leiterfehler	20
3.1 Allgemeines	8	3.5.4	Leitfähige Oberflächen	20
3.2 Materialien	8	3.6	Strukturelle Integrität	23
3.2.1 Laminate und Verbundmaterial	8	3.6.1	Thermischer Stresstest	23
3.2.2 Kleber für externe Materialien	8	3.6.2	Anforderungen an Testcoupons oder Leiterplatten mit Schlißprüfung	24
3.2.3 Andere dielektrische Materialien	8	3.7	Anforderungen an die Lötstopmmaske	37
3.2.4 Metallfolien	8	3.7.1	Lötstoppmasken-Abdeckung	37
3.2.5 Metallflächen/Metallkerne	8	3.7.2	Aushärtung und Haftfestigkeit der Lötstopmmaske	38
		3.7.3	Lötstoppmaskendicke	39
		3.8	Elektrische Anforderungen	39

3.8.1	Durchschlagsspannung des Dielektrikums	39	5.2	Abgelöste Spezifikationen	49
3.8.2	Elektrischer Durchgang und Isolationswiderstand	39	ANHANG A	50
3.8.3	Kurzschlüsse des Leiterbildes/der durchmetallisierten Löcher mit Metallsubstraten	39		Bilder	
3.8.4	Feuchte und Isolationswiderstand	39	Bild 1-1	Definition eines Microvias	4
3.9	Reinheit	40	Bild 3-1	Restringmessung (Außenlage)	19
3.9.1	Reinheit vor der Aufbringung der Lötstopmmaske	40	Bild 3-2	Lochausbrüche 90° und 180°	19
3.9.2	Reinheit nach der Aufbringung der Lötstopmmaske, des Lots oder alternativer Oberflächenbeschichtungen	40	Bild 3-3	Leiter-Breitenreduzierung (Außenlage)	19
3.9.3	Reinheit der Innenlagen nach der Oxidationsbehandlung vor der Laminierung	40	Bild 3-4	Beispiel einer zwischenliegenden Microvia-Ziel-Anschlussfläche	19
3.10	Spezielle Anforderungen	40	Bild 3-5	Rechteckige Anschlussfläche für Oberflächenmontage	21
3.10.1	Ausgasung	40	Bild 3-6	Runde Anschlussfläche für Oberflächenmontage	21
3.10.2	Pilzresistenz	40	Bild 3-7	Anschlussflächen für Leiterplatten-Direktstecker.....	22
3.10.3	Vibration	40	Bild 3-8	Toleranz bei (geschliffenen und polierten) Schliffbildern durchmetallisierter Löcher ...	24
3.10.4	Mechanische Erschütterung	40	Bild 3-9	Beispiel einer Ablösung der Metallisierung bei der Ziel-Anschlussfläche	24
3.10.5	Impedanztest	41	Bild 3-10	Definition der Riss-Typen	26
3.10.6	Thermischer Ausdehnungskoeffizient (coefficient of thermal expansion CTE)	41	Bild 3-11	Separationen an Außenlagenfolien.....	26
3.10.7	Thermischer Schock	41	Bild 3-12	Metallisierungsfalten/Einschlüsse – Messpunkte für Minimalwerte	26
3.10.8	Oberflächenisolationswiderstand (Im Anlieferungszustand)	41	Bild 3-13	Bewertung der Laminatmerkmale bei Schliffbildern.....	27
3.10.9	Metallkern (horizontale Schliffprobe)	41	Bild 3-14	Messung der Rückätzung	28
3.10.10	Nacharbeitssimulation	41	Bild 3-15	Messung der Entfernung (removal) dielektrischen Materials	28
3.10.11	Haftfestigkeit, Anschlussflächen nicht-metallisierter Bauteilanschlusslöcher	41	Bild 3-16	Messung der negativen Rückätzung.....	29
3.10.12	Zerstörende physikalische Analyse (DPA)	41	Bild 3-17	Restringmessung (Innenlage).....	29
3.10.13	Anforderungen an die Haftfestigkeit (nur bei folienlaminieren Designs)	42	Bild 3-18	Schliffrotationen zur Erkennung von Ausbrüchen.....	30
3.11	Reparatur	42	Bild 3-19	Vergleich von Schliffrotationen.....	30
3.11.1	Schaltungsreparaturen	42	Bild 3-20	Beispiel einer nicht-konformen Verringerung des dielektrischen Abstands durch einen Ausbruch bei der Ziel-Anschlussfläche der Microvia	31
3.12	Nacharbeit	42	Bild 3-21	Messung der Oberflächen-Schulter-Kupfermetallisierung bei gefüllten Löchern.....	31
4	QUALITÄTSSICHERUNGSMASSNAHMEN ...	42	Bild 3-22	Messung der Oberflächen-Schulter-Kupfermetallisierung bei nicht-gefüllten Löchern.....	31
4.1.1	Qualifikation	42			
4.1.2	Muster-Testcoupons	42			
4.2	Annahmetests	42			
4.2.1	C=0 Null-Fehler-Anzahl Probenplan	43			
4.2.2	Verifizierungstests	43			
4.3	Qualitätskonformitätstest	43			
4.3.1	Auswahl der Testcoupons	43			
5	HINWEISE	49			
5.1	Bestelldaten	49			

Bild 3-23	Schulter-Kupfermetallisierung bei Typ 4 Leiterplatten (zulässig).....	32	Tabelle 3-2	Obergrenzen der Zinn-Blei-Lotbadverunreinigung	9
Bild 3-24	Schulter-Kupfermetallisierung wurde durch übermäßiges Schleifen/Einebnen/Ätzen entfernt (unzulässig)	32	Tabelle 3-3	Anforderungen an die Endoberfläche und an Schutzbeschichtungen.....	11
Bild 3-25	Dicke der Kupfer-Deckfläche	33	Tabelle 3-4	Minimalanforderungen an die Oberflächen- und Loch-Kupfermetallisierung bei nicht-durchgehenden Verbindungslöchern über mehr als 2 Lagen, durchmetallisierten Löchern und Sacklöchern.....	12
Bild 3-26	Höhe der Kupfer-Deckfläche auf gefülltem Verbindungsloch (Hügel)	33	Tabelle 3-5	Minimalanforderungen an die Oberflächen- und Loch-Kupfermetallisierung bei Microvias (Sacklöcher und nicht-durchgehende Verbindungslöcher)	12
Bild 3-27	Delle in der Kupfer-Deckfläche	33	Tabelle 3-6	Minimalanforderungen an die Oberflächen- und Loch-Kupfermetallisierung bei Kernen für nicht-durchgehende Verbindungslöcher über genau 2 Lagen	12
Bild 3-28	Fehlstellen in der Kupfer-Deckflächenmetallisierung.....	33	Tabelle 3-7	Metallisierungs- und Beschichtungs-fehlstellen im Loch.....	15
Bild 3-29	Beispiel einer zulässigen Fehlstelle bei einer Kupfer gefüllten Microvia mit Deckflächenmetallisierung.....	34	Tabelle 3-8	Lücke an Direktsteckerkontakten.....	16
Bild 3-30	Beispiel einer zulässigen Fehlstelle bei einer Kupfer gefüllten Microvia ohne Deckflächenmetallisierung.....	34	Tabelle 3-9	Minimaler Restring	18
Bild 3-31	Beispiel einer nicht-zulässigen Fehlstelle bei einer Kupfer gefüllten Microvia mit Deckflächenmetallisierung.....	34	Tabelle 3-10	Unversehrtheit durchmetallisierter Löcher nach Stressbehandlung.....	25
Bild 3-32	Beispiel einer nicht-zulässigen Fehlstelle bei einer Kupfer gefüllten Microvia.....	34	Tabelle 3-11	Anforderungen an die Deckflächenmetallisierung bei gefüllten Löchern.....	33
Bild 3-33	Microvia-Kontaktdimension	34	Tabelle 3-12	Microvia-Kontaktdimension	35
Bild 3-34	Ausschluss der Separationen bei der Kontaktdimension der Microvia-Ziel-Anschlussfläche.....	35	Tabelle 3-13	Innenlagen-Foliendicke nach der Bearbeitung	35
Bild 3-35	Durchdringung der Microvia-Ziel-Anschlussfläche.....	35	Tabelle 3-14	Dicke von Außenlagen-Leitern nach der Metallisierung.....	36
Bild 3-36	Abstand zwischen Metallkern und durchmetallisiertem Loch.....	36	Tabelle 3-15	Haftfestigkeit der Lötstopmmaske	38
Bild 3-37	Messung des minimalen dielektrischen Abstands	37	Tabelle 3-16	Durchschlagspannung des Dielektrikums ...	39
Bild 3-38	Füllmaterial in Sacklöchern/Verbindungs-löchern, wenn keine Deckflächenmetal-lisierung spezifiziert ist	37	Tabelle 3-17	Isolationswiderstand.....	39

Tabellen

Tabelle 1-1	Technologiezusätze	2	Tabelle 4-1	Qualifikationstestcoupons	44
Tabelle 1-2	Standard-Anforderungen	3	Tabelle 4-2	C=0 Probenplan nach Losgrößen	44
Tabelle 3-1	Metallflächen/Metallkerne	8	Tabelle 4-3	Annahmetests und Testhäufigkeit	45
			Tabelle 4-4	Qualitätskonformitätstest	49

Diese Seite ist absichtlich frei gelassen

Qualifikation und Leistungsspezifikation für starre Leiterplatten

1 ANWENDUNGSBEREICH

1.1 Erläuterung zum Anwendungsbereich Diese Spezifikation deckt die Anforderungen an die Qualifikation und Leistungsspezifikation für die Herstellung starrer Leiterplatten ab.

1.2 Zweck Der Zweck dieser Spezifikation ist es, Anforderungen an die Qualifikation und Leistung starrer Leiterplatten auf der Grundlage folgender Aufbauten und/oder Technologien zu liefern. Diese Anforderungen gelten für das fertige Produkt, soweit nicht anderweitig spezifiziert:

- Ein- oder zweiseitige Leiterplatten mit oder ohne durchmetallisierte(n) Löcher(n)
- Multilayer-Leiterplatten mit durchmetallisierten Löchern mit oder ohne Sacklöcher(n)/nicht durchgehende(n) Verbindungslöcher(n)/Microvias
- Leiterplatten mit eingebetteten aktiven/passiven Schaltungen mit kapazitiven Ebenen (verteilte Kapazität) und/oder kapazitiven oder resistiven Bauteilen
- Leiterplatten mit Metallkern mit oder ohne aktiver oder passiver externe(r) metallische(r) Wärmesenke

1.2.1 Ergänzende Dokumentation Die Richtlinie IPC-A-600 enthält Zeichnungen, Illustrationen und Fotografien, die der Veranschaulichung der auf Außen- und Innenlagen beobachtbaren, zulässigen oder fehlerhaften Zustände dienen. Sie kann gemeinsam mit dieser Spezifikation genutzt werden, um die Empfehlungen und Anforderungen umfassender und leichter verstehen zu können.

1.3 Leistungsklassifikation und Typ

1.3.1 Klassifikation Diese Spezifikation legt die Abnahmekriterien für die Leistungsklassifikation starrer Leiterplatten auf der Grundlage von Kundenanforderungen und/oder Anforderungen der Endanwendung fest. Die Leiterplatten werden durch eine von drei allgemeinen Leistungsklassen entsprechend IPC-6011 klassifiziert.

1.3.1.1 Abweichungen von Anforderungen Anforderungen, die von den Spezifikationen dieser Richtlinie abweichen, **müssen** den Vereinbarungen zwischen Anwender und Lieferant entsprechen (AABUS).

1.3.1.2 Abweichende Anforderungen für die Raumfahrt Abweichungen bei der Leistungsklassifikation für die Raumfahrt sind in der Ergänzung IPC-6012DS-DE definiert und gelten, wenn diese Ergänzung in der Beschaffungsdokumentation spezifiziert wurde.

1.3.2 Leiterplattentyp Leiterplatten ohne durchmetallisierte Löcher (Typ 1) und mit durchmetallisierten Löchern (Typen 2-6) werden wie folgt klassifiziert und können Technologiezusätze beinhalten:

Typ 1 — Einseitige Leiterplatte

Typ 2 — Doppelseitige Leiterplatte

Typ 3 — Multilayer-Leiterplatte ohne Sacklöcher oder nicht-durchgehende Verbindungslöcher

Typ 4 — Multilayer-Leiterplatte mit Sacklöchern und/oder nicht-durchgehenden Verbindungslöchern (kann Microvias enthalten)

Typ 5 — Multilayer-Metallkernleiterplatte ohne Sacklöcher oder nicht-durchgehende Verbindungslöcher

Typ 6 — Multilayer-Metallkernleiterplatte mit Sacklöchern und/oder nicht-durchgehenden Verbindungslöchern (kann Microvias enthalten)

1.3.3 Auswahl für die Beschaffung Die Leistungsklasse **muss** in der Beschaffungsdokumentation spezifiziert werden.

Die Beschaffungsdokumentation **muss** ausreichend Informationen für die Herstellung der Leiterplatte zur Verfügung stellen und sicherstellen, dass der Anwender das gewünschte Produkt erhält. Die Informationen, die in der Beschaffungsdokumentation enthalten sein sollten, müssen IPC-2611 und IPC-2614 entsprechen.